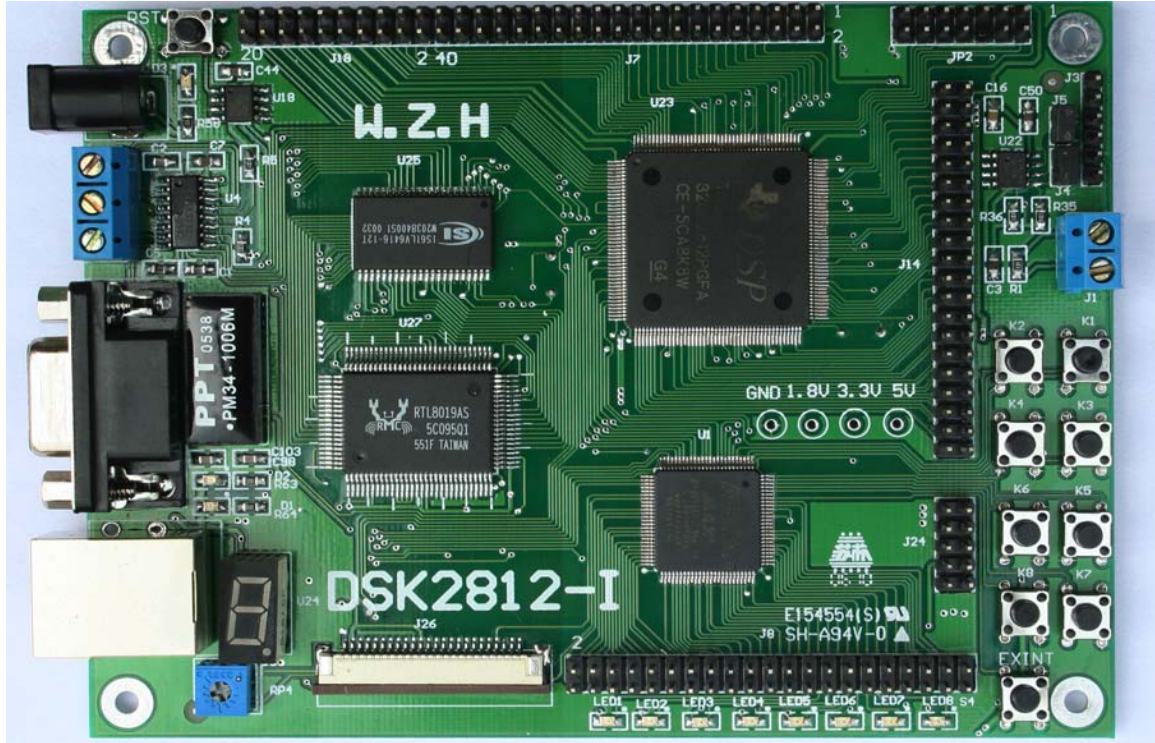


DSK2812-I 개발보드 하드웨어 설명서

DSP 나라 <http://cafe.naver.com/dspnara>
Tel : 031-469-7473



먼저 DSK2812-I 보드를 구입해주셔서 감사드립니다.

본 보드는 엄격한 품질 관리하에 제조, 유통되고 있습니다만, 제조,유통중에 발생한 문제에 대해서는 구입일로부터 1년간 무상수리, 또는 새 제품으로 교환하여 드립니다.

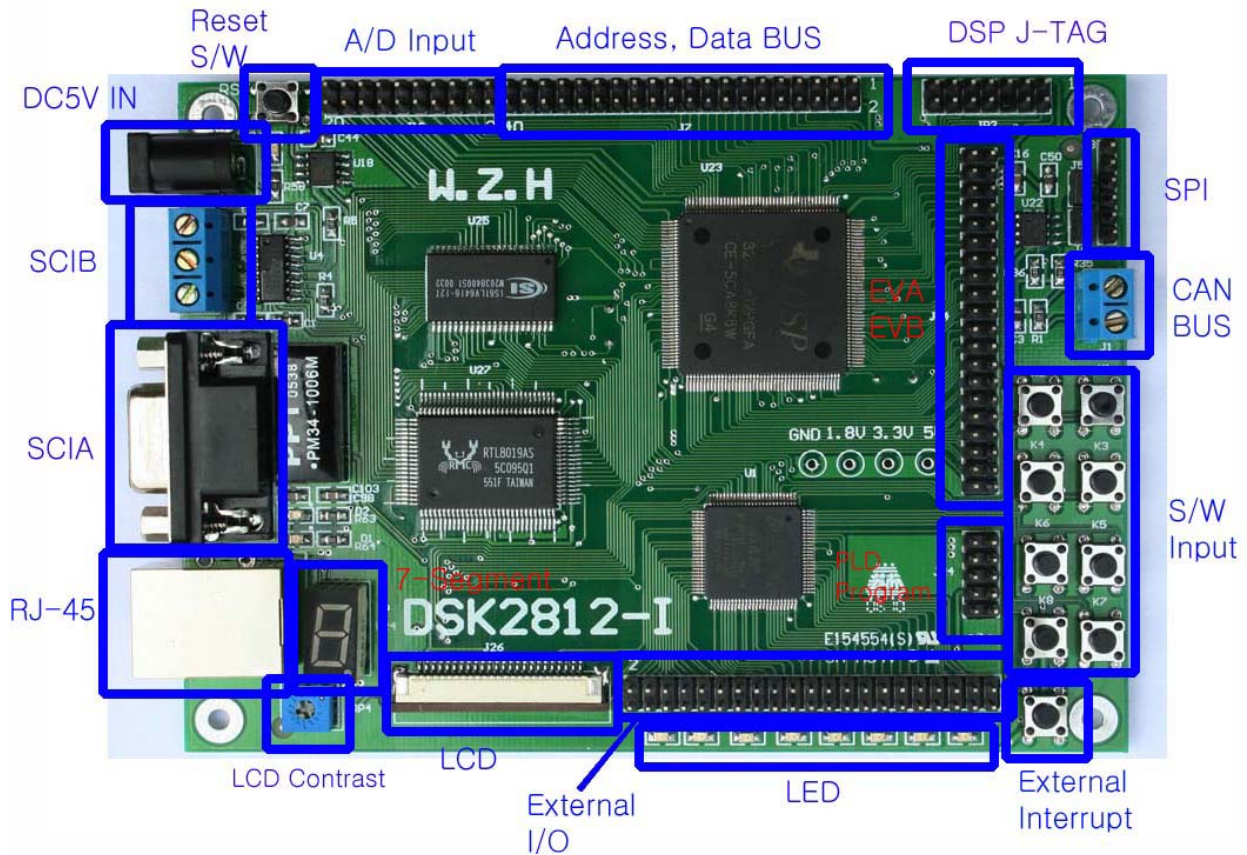
단지, 사용자 스스로 임의대로 부품을 교체,기능변경 혹은 파손시켰을 경우 무상수리를 하지 않습니다. 다만 실비를 받고 수리하여 드립니다.

본 보드를 사용하기전에 설명서를 자세하게 읽어 TI DSP TMS320F2812에 대해 완전한 스펙터디가 이루어지시길 바랍니다.

본 설명서는 DSK 2812-I 보드에 대한 하드웨어 설명서이며, 각 콘넥터와 어드레스 구조등에 대한 설명서 입니다.

1. 소개

콘넥터 명칭과 위치



인터페이스 콘넥터

- * DSP J-TAG J-Tag Emulator와 접속하여 DSP를 제어하는 포트.
- * A/D Input : 아날로그 신호를 입력받을수 있는 포트 (0-3V)
- * Address, Data BUS : TMS320F2812의 Address 와 Data 버스 외부 포트.
- * SPI : SPI 시험 출력 콘넥터.
- * CAN BUS : CAN 통신을 위한 외부 출력 콘넥터.
- * S/W Input : 외부 스위치 입력을 시험하기 위한 스위치.
- * External Interrupt : 외부에서 인터럽트를 발생시키기 위한 스위치.
- * LED : 출력 실험을 위한 LED 8개
- * External I/O : Altera PLD 출력포트.
- * LCD : 320 X 240 LCD 인터페이스를 위한 포트 (별매)
- * LCD Contrast : LCD의 액정 밝기를 조정하는 볼륨.
- * RJ-45 : RTL 8019로 TCP/IP, UDP 등을 시험할수 있는 콘넥터.
- * SCIA : 비동기 RS-232 통신포트 A
- * SCIB : 비동기 RS-232 통신포트 B
- * DC5V IN : 보드 전원입력 콘넥터.
- * Reset S/W : DSP 리셋 스위치.

2. 입문.

1. 보드 내부 구성.

- * TMS320F2812 PGFA : 최대 동작 속도 150MIPS, 실제 본 보드에서는 100MIPS
 - FLASH MEMORY 128K x 16 bit
 - SRAM 18K x 16 bit
 - BOOT ROM 4K x 16 bit
 - OPT ROM 1K x 16 bit

 - PWM 12 port
 - QEP 6 port
 - ADC 12 port, 변환시간 80ns, 0-3V
 - SCI 2 개의 비동기 통신포트
 - MCBPS 1 port
 - CAN BUS 1 port
 - SPI 1 port

- * 외부 SRAM 기본 64K x 16 bit, 최대 512K x 16 bit
- * 외부 EEPROM (기본24C02) 장착.
- * 외부 NE2000 호환 RTL8019 장착. 10M
- * 외부 320 x 240 Interface Connector 장착 (LCD 별도 판매)
- * 외부 8개 입력 시험을 위한 키.
- * 외부 2개의 RS-232 비동기통신포트 장착.
- * Altera PLD 를 통해 외부 16개의 출력핀과 16개의 입력핀.
- * 출력 시험을 위한 8개의 보드내 LED 장착.
- * 전원 안정화 회로, 전원 확인 LED, 수동 Reset 스위치.
- * J-TAG Emulator Connector.

2. 시험프로그램 구성

- * 24C02 데이터 읽고, 쓰기.
- * A/D Converter 전압값 읽는 프로그램.
- * CAN BUS 통신 프로그램.
- * Timer Interrupt 를 통해 LED 출력시험 프로그램.
- * Event Timer를 이용해 SPI 출력 (7-Segment 디스플레이) 시험 프로그램.
- * 외부램을 시험하는 프로그램.
- * External Interrupt 시험 프로그램.
- * GPIO 시험 프로그램.
- * Key 입력 시험 프로그램.
- * PWM 을 이용한 주파수 발생시험 프로그램.
- * 비동기 통신 시험을 위한 프로그램.
- * SPI 통신 시험 프로그램.
- * RTL8019를 이용한 TCP, IP, UDP 시험 프로그램.
- * 기타 시험프로그램 개발 완료시 지속적인 업데이트 예정.

3. TMS320F2812 기본 구성

1. 발진회로

DSK2812-I 보드는 내부에 20Mhz 크리스탈이 장착되어 있으며, DSP 내부의 PLL회로를 이용할 경우 최대 100MIPS 까지의 속도를 낼수 있습니다. PLL 은 DSP내부 레지스터중 PLLCR(PLL Control Register, 4bit)를 통해 그 속도를 변경할수 있습니다.

2. TMS320F2812 어드레스 매핑

TMS320F2812는 하버드 구조의 DSP로써 모두 4M x 16 bit 의 메모리를 직접 가질수 있습니다.

TMS320F2812 내부에는 기본적으로 128K x 16의 FLASH, 18K x 16의 S-RAM, 4K x 16의 BOOT ROM, 1K x 16의 OTP의 메모리가 들어 있습니다.

DSK 2812-I 보드내에는 위의 메모리 외에 외부에 64K x 16 의 외부 S-RAM 이 별도로 장착되어 있습니다. 또한, 시험을 위해 별도의 2K bit의 EEPROM(24C02) 가 장착되어 있습니다.

아래는 그 어드레스를 나타낸 표 입니다.

Address	데이터 공간	비 고
0x002000- 0x005FFF	16K x 16 bit 외부확장	ZONE0 와 ZONE 1영역
0x100000- 0x17FFFF	512K x 16 bit 외부 S-RAM	ZONE 6 (기본 16K)
0x3FC000- 0x3FFFFF	16K x 16 bit 외부 S-RAM	ZONE 7, MP/MC=1일 경우, S-RAM의 상위 16K

기타 내부 상세한 부분은 TMS320F2812 매뉴얼을 참고하시기 바랍니다.

3. 외부인터페이스주소/레지스터

DSK2812-I 보드의 Ethernet, LCD의 레지스터는 F2812의 ZONE0과 ZONE1에 위치해 있습니다. 아래 표를 참고하시기 바랍니다.

성 능	레지스터 이름	주 소/ 영 역	비 트
확장 입출력 인터페이스 상태레지스터	OutRegs	0x0023FF ZONE0	8 bit 쓰기 가능
7-Segment 레지스터	LedRegs	0x0027FF ZONE0	8 bit 쓰기 가능
LED 레지스터	Led8Reg	0x002BFF	8 bit 쓰기 가능

키 상태 입력 레지스터	KeyReg	0x002FFF ZONE0	8 bit 읽기 가능
외부확장 입력 레지스터	InRegL	0x0033FF ZONE0	8 bit 읽기 가능
외부확장 입력 레지스터	InRegH	0x0037FF ZONE0	8 bit 읽기 가능
외부확장인터럽트 EXINT1 - EXINT3 상태레지스터	IFReg1	0x0047FF ZONE1	3 bit 읽기 가능
외부확장인터럽트 EXNMI1 - EXNMI2 상태레지스터	IFReg2	0x0043FF ZONE1	2 bit 읽기 가능
이더넷 인터럽트 상태레지스터	IFReg3	0x004BFF ZONE1	1 bit 읽기 가능
LCD 데이터 레지스터	LcdDat	0x004FFF ZONE1	8 bit 읽기,쓰기 가능
LCD 명령 레지스터	LcdCom	0x004FFB ZONE1	3 bit 읽기,쓰기 가능
이더넷 컨트롤러 메인 어드레스	BaseAddr	0x005300 ZONE1	8 bit 읽기,쓰기 가능
외부 CSOUT0		0x003800 -0x003BFF	8 bit 읽기,쓰기 가능
외부 CSOUT1		0x003C00 -0x003FFF	8 bit 읽기,쓰기 가능
외부 CSOUT2		0x005800 -0x005BFF	8 bit 읽기,쓰기 가능
외부 CSOUT3		0x005C00 -0x005FFF	8 bit 읽기,쓰기 가능

4. SRAM 데이터 영역

DSK2812-I 보드는 외부에 SRAM, 10ns, 기본 64K x 16bit가 장착되어 있습니다. 이는 최대 512K x 16bit 까지 늘릴수 있으며, SRAM은 F2812의 Zone 6 과 Zone 7부분에 위치해 있습니다. F2812의 Zone6의 공간은 512K X 16bit입니다. SRAM의 배치되는 용량이 512K 보다 작을 경우 논리적으로는 SRAM의 Zone6의 공간에서 중첩되어 위치해 있지만 물리적으로는 SRAM의 용량크기와 같습니다. 동시에 논리적으로 SRAM의 Zone 7부분에도 위치해 있습니다. F2812의 Zone7의 사용공간은 16K x 16bit 입니다. 상응한 주소의 범위는 0x3FC000-0x3FFFFFF입니다. 때문에 SRAM이 논리적으로 Zone7의 사용공간에 위치해 있을때 실제로는 SRAM의 상위부분의 16K x 16bit 의 물리저장공간을 차지하게 된다.

5. McBSP

DSK2812-I 보드에는 1개의 McBSP가 있으며 이는 74HC595와 연결되어 있습니다.

6. SPI

DSK2812-I 보드에는 1개의 SPI 포트가 있으며, U22인 24C02에 연결되어 있습니다. 만약 이를 외부로 확장하고자 할 경우 J4와 J5가 준비되어 있습니다.

7. SCI

DSK2812-I 보드에는 두개의 비동기 RS-232통신 포트가 있습니다.

1개의 통신포트는 D-SUB 9Pin Connector(P1)이며, 또 하나는 J2 로 되어 있습니다.

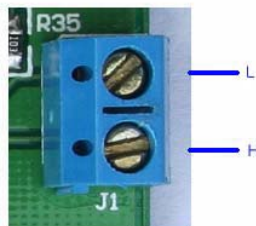
D-SUB 9Pin Connector는 2번(TXD), 3번(RXD), 5번(GND)로 되어 있으며, J2는 아래 그림과 같습니다.



8. CAN

DSK2812-I 보드에는 1개의 CAN 통신 포트가 있습니다.

J1 Connector 로 외부와 인터페이스 하며, 보드 내에 SN65HVD230 드라이버가 부착되어 있습니다. 아래 그림을 참고하십시오.



9. DSK2812-I 의 외부 인터럽트

F2812는 모두 3개 그룹의 인터럽트가 있는데, XINT1, XINT2, XNMI_INT13 이것은 각각 상승에지나 하강에지에서 발생되거나 혹은 발생을 시키지 않을수 있습니다.

* DSK2812-I 보드상의 6개 인터럽트

EXINT[1..3] External Maskable Interrupt
EXNMI[1..2] External Non-Maskable Interrupt
INT1 RTL8019 Interrupt

* 이 6개의 외부 인터럽트는 다시 3개의 F2812 인터럽트 신호로 됩니다.

DSP 의 XINT1 = RTL8019 인터럽트
DSP 의 XINT2 = EXINT1 and EXINT2 and EXINT3
DSP 의 XNMI = EXINT1 and EXINT2

이 인터럽트들은 아래 표와 같이 준비된 외부의 PLD AlteraPLD(EPM3128)에 있는 레지스터들을 읽음으로써 그 상태를 알 수 있습니다.

IFReg1 (0x47FF), Read Only

D7 - D3	D2	D1	D0
예 약	EXINT3	EXINT2	EXINT1

EXINT[2..0] 인터럽트 상태레지스터, Active Low

IFReg2 (0x43FF), Read Only

D7 - D2	D1	D0
예 약	EXNMI1	EXNMI0

EXNMI[1..0] 인터럽트 상태레지스터, Active Low

IFReg3 (0x4BFF), Read Only

D7 - D1	D0
예 약	Ethernet

Ethernet 인터럽트 상태레지스터, Active Low

10. J-Tag Emulator Connector

F2812의 JTAG 콘넥터로써 이를 통해 F2812를 프로그램 Incircuit-Emulation을 할 수 있습니다. (JP2)

11. Ethernet RJ-45 Connector

Ethernet 시험을 위해서 보드 내부에 RTL8019AS(전송속도 10M) 가 장착되어 있습니다. Address (0x005300)

12. 7-Segment 표시 출력부

본 보드에 장착되어 있는 74HC595 클럭 신호 출력레지스터로써 Led8Reg(0x002BFF)입니다.

D7 - D1	D0
예 약	SPICS

SPICS 74HC595 RCLK 클럭신호

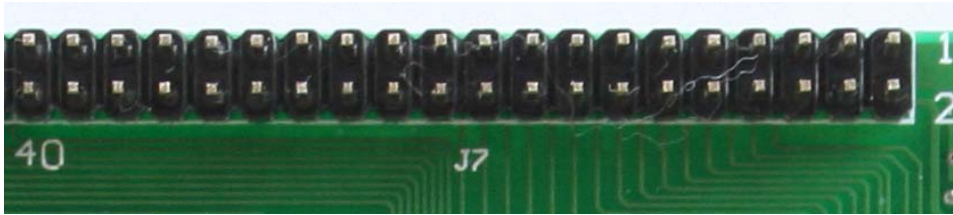
13. LCD Connector

본 보드에서는 그래픽 LCD Connector가 있습니다. 아래는 그 주소와 위치입니다.

LCD_COM	0x4BFF	LCD 명령 레지스터.(읽기 쓰기 가능)
LCD_DAT	0x4BFB	LCD 데이터 레지스터. (읽기 쓰기 가능)

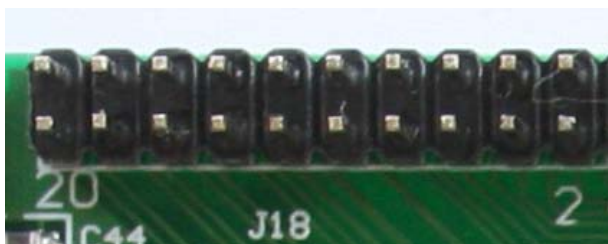
3. 외부 콘넥터 명칭과 구조

1. Address, Data Connector



GND	1	2	VCC
A0	3	4	A1
A2	5	6	A3
A4	7	8	A5
A6	9	10	A7
A8	11	12	A9
A10	13	14	A11
A12	15	16	A13
A14	17	18	A15
A16	19	20	A17
A18	21	22	RD
WR	23	24	NC
D7	25	26	D6
D5	27	28	D4
D3	29	30	D2
D1	31	32	D0
D8	33	34	D9
D10	35	36	D11
D12	37	38	D13
D14	39	40	D15

2. A/D Converter Con (J18)



ADCINA7	1	2	ADCINA6
ADCINA5	3	4	ADCINA4
ADCINA3	5	6	INCINA2
ADCINA1	7	8	INCINA0
ADCLO	9	10	ADCLO
AGND	11	12	3.3VA
ADCINB0	13	14	ADCINB1
ADCINB2	15	16	ADCINB3
ADCINB4	17	18	ADCINB5
ADCINB6	19	20	ADCINB7

3. J14 외부 I/O (콘넥터 맴핀중 사각형 패드 부분이 1번임)

GND	1	2	GND
PWM7	3	4	PWM8
PWM9	5	6	PWM10
PWM11	7	8	PWM12
T3CMP	9	10	T4CMP
QEP3	11	12	QEP4
QEP12	13	14	C4TRIP
C5TRIP	15	16	C6TRIP
TDIRB	17	18	TCLKINB
T3CTRIP	19	20	T4CTRIP
IOA0	21	22	IOA1
IOA2	23	24	IOA3
IOA4	25	26	IOA5
IOA6	27	28	IOA7
IOA8	29	30	IOA9
IOA10	31	32	T1CTRIP
T2CTRIP	33	34	IOA11
IOA14	35	36	IOA13
IOA14	37	38	IOA15
VCC	39	40	VCC

4. J8 외부 확장 I/O (콘넥터 맴핀중 사각형 패드 부분이 1번임)

IN1	1	2	IN2
IN3	3	4	IN4
IN5	5	6	IN6
IN7	7	8	IN8
IN9	9	10	IN10
IN11	11	12	IN12

IN13	13	14	IN14
IN15	15	16	IN16
OUT1	17	18	OUT2
OUT3	19	20	OUT4
OUT5	21	22	OUT6
OUT7	23	24	OUT8
OUT9	25	26	OUT10
OUT11	27	28	OUT12
OUT13	29	30	OUT14
OUT15	31	32	OUT16
EXINT2	33	34	EXINT3
EXNMI1	35	36	EXNMI2
CSOUT0	37	38	CSOUT1
CSOUT2	39	40	CSOUT3
GND	41	42	VCC